

XÁC ĐỊNH MODUN ĐÀN HỒI VÀ HỆ SỐ GIÃN NỠ NHIỆT CHO QUÁ TRÌNH CMOS-MEMS BẰNG CÁCH SỬ DỤNG CÁC CƠ TÍNH CỦA DẦM CÔNG-XÔN ĐA LỚP ĐIỆN-NHIỆT

NGÔ TIẾN HOÀNG

Khoa Công nghệ Cơ khí, Trường Đại học Công nghiệp Thành phố Hồ Chí Minh

Tác giả liên hệ: ngotienhoang@iuh.edu.vn

DOIs: <https://www.doi.org/10.46242/jstiuh.v79i1.5808>

Tóm tắt. Trong các hệ thống vi cơ điện tử (MEMS) cũng như trong các mạch tích hợp, các lớp kim loại được sắp xếp xen kẽ với các lớp điện môi trong một số quy trình thể hiện những tiên bộ công nghệ. Các đặc tính vật liệu của màng kim loại và màng điện môi cần được xem xét để tính toán hiệu suất và tính phù hợp của các thiết bị vi mô. Nghiên cứu này áp dụng một phương pháp hiện có để thu được các hệ số giãn nở nhiệt (CTE) của màng kim loại và màng điện môi cho các quy trình CMOS tiêu chuẩn. Các thanh dầm đã được thiết kế và triển khai với các lớp kim loại và lớp điện môi xếp chồng khác nhau cho các quy trình CMOS tiêu chuẩn. Độ dịch chuyển của các thanh dầm được tính toán và mô phỏng để thu được giá trị CTE.

Từ khóa: quy trình CMOS tiêu chuẩn, hệ số giãn nở nhiệt (CTE), độ dịch chuyển của các thanh dầm, hệ thống vi cơ điện tử (MEMS), đặc tính vật liệu.

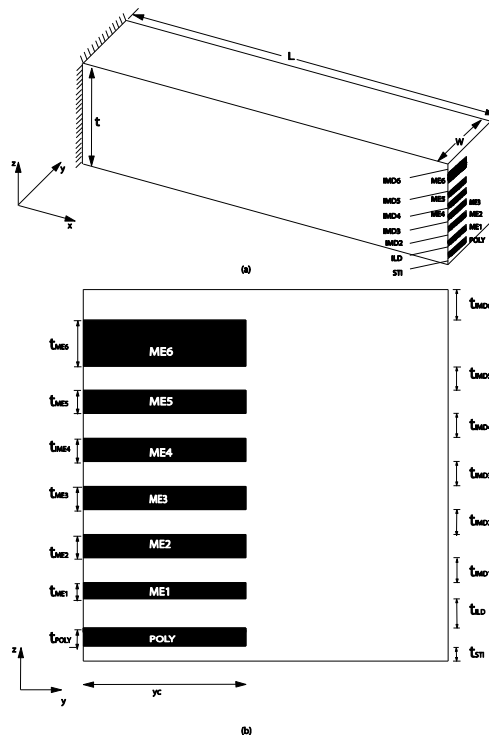
1. GIỚI THIỆU

Cảm biến áp suất, microphones, gia tốc kế, v.v. [1, 2] là các thiết bị vi cơ điện tử được chế tạo rộng rãi dựa trên các quy trình CMOS tiêu chuẩn. Trong các ứng dụng MEMS, sự tích hợp nguyên khối của các cấu trúc vi mô cơ học và mạch tích hợp (IC) trong quy trình chế tạo CMOS mang lại những lợi thế vượt trội. Ngoài ra, nhiều quy trình CMOS khác nhau đang được nghiên cứu và phát triển. Các vật liệu đa lớp bao gồm kim loại và điện môi [3–5] được chế tạo bằng quy trình CMOS, hiện có trong nhiều ứng dụng cụ thể. Do đó, sau khi được giải phóng khỏi chất nền [3, 4], các cấu trúc MEMS dạng treo sẽ biến dạng do ứng suất dư tồn tại bên trong nó. Hơn nữa, có sự khác biệt về hệ số giãn nở nhiệt (CTE) giữa màng kim loại và điện môi, dẫn đến biến dạng không mong muốn của các cấu trúc MEMS dạng treo. Ảnh hưởng của các biến dạng này đến hiệu suất, đặc tính và hành vi của các thiết bị MEMS là không đáng kể. Tận dụng sự khác biệt hệ số giãn nở nhiệt giữa màng kim loại và màng điện môi, nghiên cứu này [6] đã tiến hành thiết kế một bộ truyền động. Do đó, trong các quy trình CMOS tiêu chuẩn, các tính chất cơ học của CTE cần được tập trung xem xét. Các tính chất cơ học của màng mỏng ảnh hưởng đến hiệu suất của các thiết bị MEMS. Nhìn chung, các tính chất cơ học của khối rắn khác biệt với các tính chất của màng mỏng. Phương pháp chế tạo, điều kiện xử lý sau chế tạo và độ dày của màng mỏng ảnh hưởng đến các tính chất cơ học của nó [7–9]. Do đó, để tăng độ tin cậy và độ chính xác của các tính chất cơ học của màng mỏng, điều cần thiết là sử dụng gia công vi mô khối cũng như quy trình CMOS, gia công vi mô bề mặt và các phương pháp chế tạo khác. Mô đun đàn hồi Young [10], hệ số Poisson [11], ứng suất dư [12] và độ dẫn nhiệt [13] là các tính chất cơ học quan trọng và được nghiên cứu rộng rãi. Các bài báo nghiên cứu [14–17] trình bày các phương pháp để xác định CTE của màng mỏng. Để đo CTE của màng mỏng, tác giả [14] đã tận dụng cơ chế giãn nở nhiệt của nó để thiết lập trên các biến dạng uốn của thanh dầm. Giao thoa ánh sáng trắng được sử dụng để đo chính xác biến dạng uốn của thanh dầm. CTE của màng nền silicon được xác định trực tiếp bằng cách giãn nở nhiệt trong mặt phẳng kết hợp với quan sát bằng kính hiển vi quang học [15,16]. Ngoài ra, để theo dõi và kiểm tra CTE của màng mỏng, kỹ thuật độ cong wafer nổi tiếng [17] cũng được áp dụng linh hoạt. Các kỹ thuật trong [14, 17] là cơ bản để hoàn thiện CTE của màng mỏng một lớp được lắng đọng. Trong lĩnh vực MEMS, trực tiếp hoặc gián tiếp thông qua vùng năng lượng trung gian, các biến dạng lớn có thể xảy ra ở bộ truyền động do sự biến đổi năng lượng từ miền điện sang miền cơ học trong phương pháp truyền dẫn. Các loại bộ truyền động như tĩnh điện trong mặt phẳng và ngoài mặt phẳng (ES) [18], nhiệt điện (ET) [19], áp điện [20], từ tính [21], điều chế năng lượng bề mặt [22], từ tính [23] và tĩnh điện [24] đã được chế tạo, sản xuất và mô tả trong tài liệu. Cấu trúc hình chòm được xem xét để thiết kế bộ truyền động có cấu trúc kim loại/silicon-oxit đa hình [25]. Phương pháp vi gia công sau CMOS được giới thiệu để sản xuất các bộ truyền động trên. Công nghệ này cho phép xử lý các kết nối kim loại, chất điện môi xen kẽ và chất nền silicon của quy trình CMOS tương đương [26]. Hoạt động trên các bộ điều khiển nano [27] và mạch có thể định hình lại [28] đòi hỏi điện áp,

hiệt độ thích hợp và sự phát triển của bộ truyền động dịch chuyển lớn nhỏ gọn. Mục tiêu chính của bài báo là sắp xếp có hệ thống các đa hình ET trên các nền tảng công nghệ bộ truyền động MEMS hiện có. Trong bài báo này, các loại cấu hình khác nhau trong công nghệ MEMS được trình bày và phân tích bằng cách sử dụng phân tích phần tử hữu hạn và phân tích lý thuyết. Chúng tôi thiết kế một cantilever điện nhiệt bên (ET) để xác định hệ số giãn nở nhiệt cho quy trình U18MEMS.

2. NGUYÊN LÝ HOẠT ĐỘNG

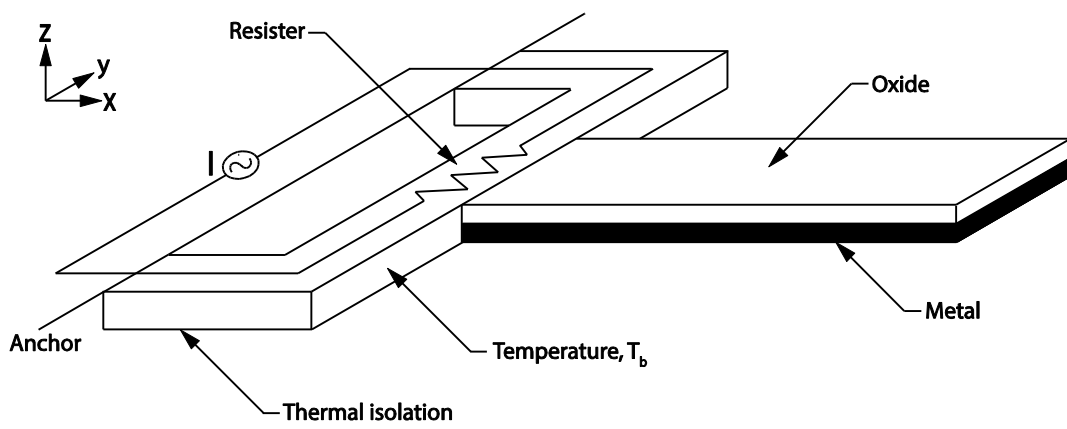
Để tạo ra chuyển động trong mặt phẳng, mặt cắt ngang thanh dầm ET có sự sắp xếp không đối xứng của các lớp kim loại và oxit. Hình 1(a) và (b) lần lượt hiển thị góc chiếu đẳng hướng và mặt cắt ngang của thanh dầm ET. Một điện trở (POLY1) được thiết kế tại góc dưới cùng của thanh dầm để cung cấp nhiệt lượng cho thanh dầm (xem Hình 1(a)). Các thông số hình học của thanh dầm ET được chỉ ra trong Hình 1(b). Thanh dầm có sáu lớp kim loại, tám lớp oxit và một lớp polysilicon. Một lớp HR Poly không chứa silic có điện trở tấm lớn được chọn làm điện trở. Như thể hiện trong Hình 2, điện trở có bố cục dạng uốn khúc cho ra các giá trị điện trở lớn. Hình 3 cho thấy nguyên lý hoạt động của thanh dầm ET và một hệ tọa độ Descartes cũng được hiển thị trong hình. Như được trình bày trong Hình 3(a), khi dòng điện chạy qua điện trở, điện trở sẽ nóng lên và nhiệt độ tăng dần lên gần đáy của thanh dầm. Trong khi nhiệt độ của thanh dầm tăng lên, mômen dẫn động theo hướng được tạo ra do sự chênh lệch trong giãn nở nhiệt giữa các lớp kim loại và oxit, và thanh dầm bị uốn cong theo hướng như thể hiện trong Hình 3(b). Mặt cắt ngang của thanh dầm với các lớp xếp chồng khác nhau để trích xuất các đặc tính vật liệu được thể hiện trong Hình 4. Bảng 1 liệt kê các lớp vật liệu được sắp xếp tương ứng như mô tả trong hình 4. Để thu được hệ số giãn nở nhiệt của màng điện môi, một dầm hình chữ U được sử dụng. Hình 5 là sơ đồ của một dầm hình chữ U. Các dầm hình chữ U có các lớp xếp chồng ILD/IMD được sử dụng để xác định các hệ số của lớp ILD/IMD. Sau đó, hệ số giãn nở nhiệt của các lớp kim loại có thể được xác định bằng cách sử dụng các thanh dầm thử nghiệm được thể hiện trong Hình. 4 và 5. Phương pháp tiếp cận tuân theo quy trình cơ bản do Cheng và các cộng sự (2015) đã thực hiện. Nhiệt độ nền tảng dần được áp dụng cho cùng một thanh dầm thử nghiệm và với các dịch chuyển được đo tương ứng và phương trình liên quan đến chúng. Nếu hệ số giãn nở nhiệt của các lớp thành phần thỏa mãn các phương trình thì các hệ số giãn nở nhiệt chưa biết sẽ được thu thập. Hình 6 cho thấy sơ đồ thiết kế thanh dầm để xác định hệ số giãn nở nhiệt của màng kim loại, polysilicon và màng điện môi.



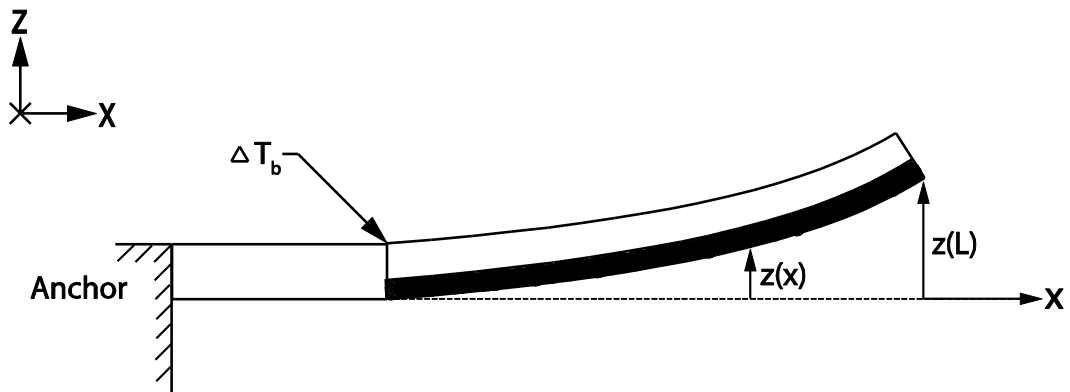
Hình 1. (a) Góc nhìn đẳng hướng và (b) Mặt cắt của thanh dầm.



Hình 2. Biên dạng uốn khúc của lớp piezoresistor.

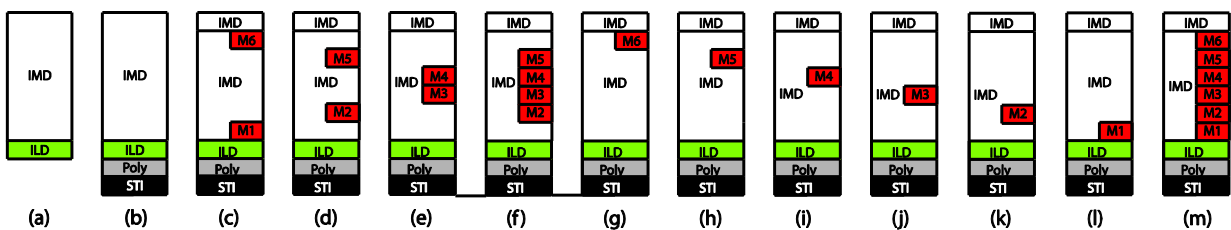


(a)

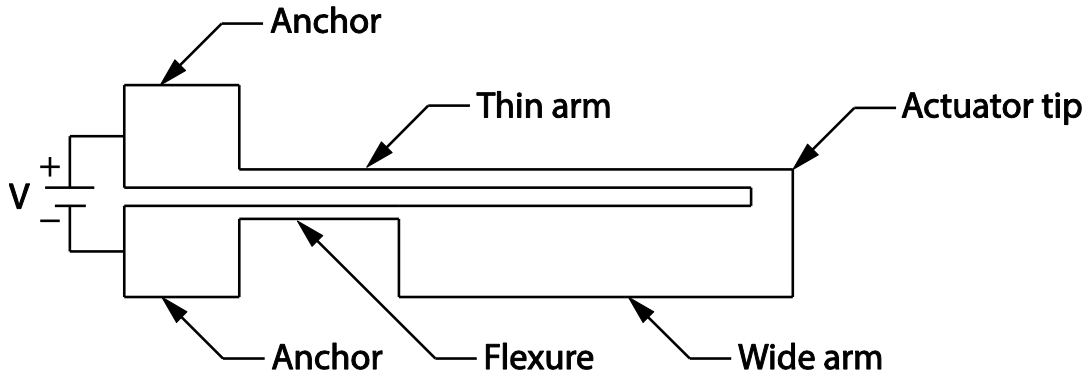


(b)

Hình 3. Nguyên lý hoạt động của thanh dầm ET.



Hình 4. Mặt cắt mô tả các lớp với nhiều trường hợp khác nhau.



Hình 5. Cấu hình của thanh nhiệt biên dạng chữ U.

Bảng 1. Các thành phần trong các lớp xếp chồng và các đặc tính vật liệu được xác định của màng kim loại và màng điện môi.

	IMD+ILD(a)	STI(b)	Poly(b)	ME2(k)	ME3(j)	ME4(i)	ME5(h)	ME6(g)	ME1(l)
IMD6	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME6								✓	
IMD5	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME5							✓		
IMD4	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME4						✓			
IMD3	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME3					✓				
IMD2	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME2				✓					
IMD1	✓	✓	✓	✓	✓	✓	✓	✓	✓
ME1									✓
ILD	✓	✓	✓	✓	✓	✓	✓	✓	✓
Poly			✓						
STI		✓	✓						

3. PHÂN TÍCH MÔ HÌNH

Xét một thanh hình chữ nhật đa lớp có chiều dài L , chiều sâu H và chiều rộng W uốn cong thuần túy như thể hiện trong Hình 6. Lực cân bằng qua mặt cắt ngang của dầm cho kết quả:

$$\int_{-z_c}^{h-z_c} \int_{-y_c}^{w-y_c} E \frac{y}{\rho} dy dz = 0 \quad (1)$$

Khoảng cách từ trục dưới $y = y_b - y_c$ đến trục trung hoà được biểu diễn bằng phép biến đổi tọa độ y_c :

$$y_c = \frac{\sum_{plies} \int_{z_{b,i}}^{z_{b,i}+\Delta z_i} \int_{y_{b,i}}^{y_{b,i}+\Delta y_i} E_i y_{b,i} dy_b dz_b}{\sum_{plies} \int_{z_{b,i}}^{z_{b,i}+\Delta z_i} \int_{y_{b,i}}^{y_{b,i}+\Delta y_i} E_i dy_y dz_b} \quad (2)$$

trong đó $(y_{b,i}, z_{b,i})$ biểu diễn tọa độ y và z của lớp thứ i th liên quan đến gốc của hệ tọa độ $y_b - z_b$ và Δy_i và Δz_i lần lượt là chiều rộng và độ dày của lớp thứ i th. Vì sự giãn nở nhiệt là theo hai trục, E_i trong phương trình (2) có thể được thay thế bằng mô đun $E_i/(1 - \nu_i)$. Độ dịch chuyển tại đầu thanh dầm do nhiệt độ trung bình ΔT tăng trong dầm công xôn có thể được suy ra dựa trên cân bằng lực và công thức uốn đàn hồi của lý thuyết dầm Euler-Bernoulli. Độ dịch chuyển tại đầu thanh do nhiệt gây ra là δ của dầm công xôn trong mặt phẳng được đưa ra bởi (Gilgunn et al., 2008)

$$\delta = \frac{M_z L^2}{2(EI)_{eff,z}} \quad (3)$$

trong đó M_z và $(EI)_{eff,z}$ được biểu thị như (Gilgunn et al., 2008)

$$\begin{aligned} M_z &= \sum_{j=1}^n t_i \left(\sigma_m \int_{-y_c}^{w_m - y_c} y dy + \sigma_o \int_{w_m - y_c}^{w - y_c} y dy \right) \\ &= \sum_{j=1}^n t_i \left(\alpha_m E_m \Delta \bar{T} \int_{-y_c}^{w_m - y_c} y dy + \alpha_o E_o \Delta \bar{T} \int_{w_m - y_c}^{w - y_c} y dy \right) \end{aligned} \quad (4)$$

$$(EI)_{eff,z} = \sum_{i=1}^n \int_{z_i}^{z_i + \Delta z_i} \int_{y_i}^{y_i + \Delta y_i} E_i y^2 dy dz \quad (5)$$

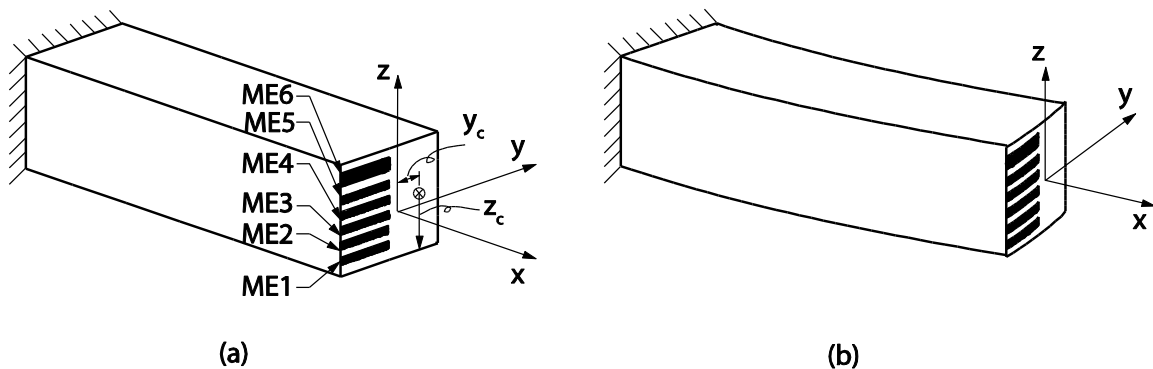
trong đó E , σ , α và i lần lượt là mô đun đàn hồi, ứng suất, hệ số giãn nở nhiệt và lớp thứ i th của vật liệu composite. Chỉ số dưới m và o lần lượt biểu diễn thành phần kim loại và oxit của lớp thứ i th. $\Delta \bar{T}$ là nhiệt độ tăng trung bình trong dầm công xôn. Nhiệt độ tăng trung bình $\Delta \bar{T}$ có thể được coi là giá trị trung bình của phân bố nhiệt độ $T(x)$ dọc theo dầm công xôn. Xem xét các điều kiện trạng thái ổn định và giả sử rằng bức xạ từ bề mặt dầm là không đáng kể, phương trình cân bằng năng lượng cho dầm có diện tích cắt ngang A không đổi và chu vi dầm P không đổi có thể được biểu thị như sau:

$$\frac{d^2 T}{dx^2} - \frac{hP}{kA} (T - T_\infty) = 0 \quad (6)$$

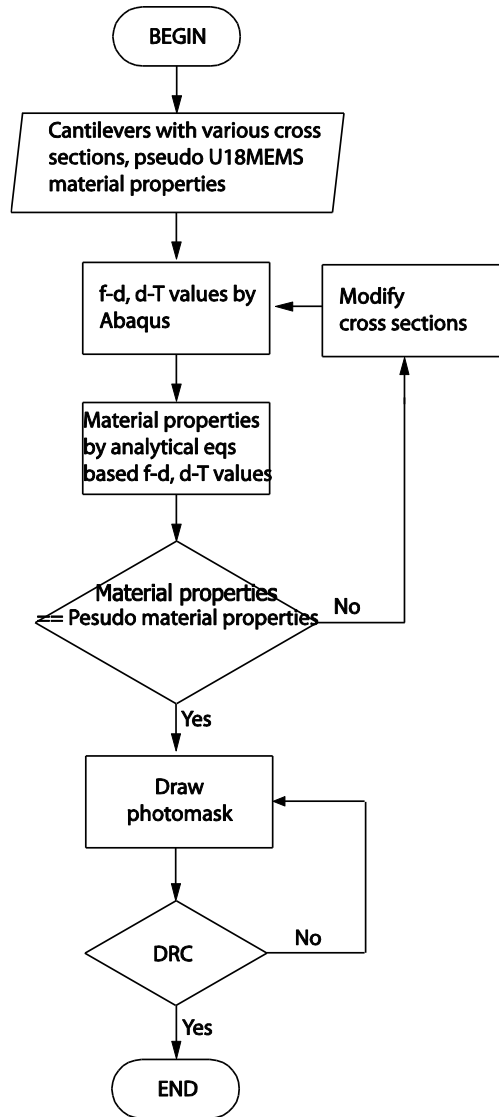
giải cho T , có thể thấy rằng:

$$T = T_\infty + (T_b - T_\infty) \frac{\cosh m(L - x) + (h/mk) \sinh m(L - x)}{\cosh mL + (h/mk) \sinh mL} \quad (7)$$

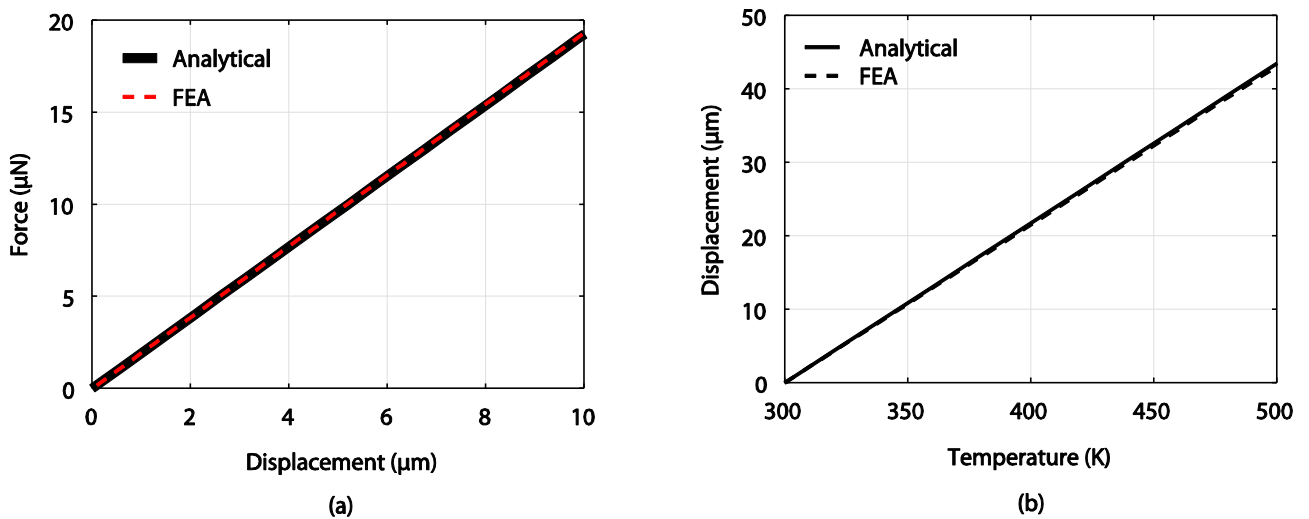
trong đó T_∞ là nhiệt độ môi trường xung quanh, h là hệ số truyền nhiệt đối lưu, k là độ dẫn nhiệt và $m^2 \equiv hP/kA$. Các thí nghiệm số theo mô hình phân tử hữu hạn được thực hiện để xác minh phương pháp trích xuất vật liệu được trình bày trong nghiên cứu này. Các kết quả tính toán phân tử hữu hạn dưới tải trọng đặt tại điểm đầu thanh dầm và nhiệt độ tăng dần của dầm công xôn được sử dụng để thu được các giá trị của mô đun đàn hồi và hệ số giãn nở nhiệt của vật liệu trong quy trình U18MEMS. Phương pháp này được trình bày theo sơ đồ khối như thể hiện trong Hình 7. Nhiệt độ của dầm được giữ bên dưới để giả định rằng hệ số giãn nở nhiệt không phụ thuộc vào nhiệt độ, từ đó để tăng thêm có độ tin cậy. Phân tích phân tử hữu hạn được thực hiện để xác minh các giải pháp phân tích của các dịch chuyển ngoài mặt phẳng của dầm công xôn dưới tải trọng đặt tại một điểm đầu thanh dầm hoặc nhiệt độ tại nền. Các đặc tính vật liệu được sử dụng trong phân tích phân tử hữu hạn được liệt kê trong Bảng 2. Dầm công xôn có chiều dài 800 μ m và chiều rộng 30 μ m. Hình 8 (a) cho thấy đường cong lực-độ dịch chuyển của dầm công xôn với tải trọng điểm đặt tại đầu thanh dựa trên các mô hình phân tích và phân tích phân tử hữu hạn. Hình 8(b) cho thấy đường cong dịch chuyển-nhiệt độ của dầm công xôn với nhiệt độ tăng ở nền dựa trên các mô hình phân tích và phân tích phân tử hữu hạn. Các dự đoán của mô hình phân tích được xác minh bằng các phân tích phân tử hữu hạn.



Hình 6. Thanh dầm đa lớp trước và sau khi chịu tác dụng của moment uốn.



Hình 7. Sơ đồ quy trình thiết kế



Hình 8. (a) Đường cong lực-biến dạng của dầm công xôn với tải trọng đặt tại điểm đầu thanh và (b) đường cong nhiệt độ-biến dạng của dầm công xôn với nhiệt độ tăng ở nền dựa trên các mô hình phân tích và phân tích phần tử hữu hạn.

4. KẾT QUẢ MÔ PHỎNG

Các tính chất vật liệu được trích xuất dựa trên kết quả thực nghiệm số và các phương trình phân tích sẽ được liệt kê trong Bảng 2. Nhiệt độ tối đa trong cơ cấu phải được giữ dưới nhiệt độ nóng chảy của các vật liệu cấu thành. Nhiệt độ tối đa được đặt ở phân đế của các thanh đỡ, 300°C, thấp hơn nhiều so với nhiệt độ nóng chảy của các vật liệu. Các giá trị điển hình của nhiệt độ nóng chảy của nhôm, silicon dioxide và polysilicon lần lượt là 600°C, 700°C và 1400°C.

Bảng 2. Tính chất của kim loại và oxit.

	Young's modulus (GPa)		Coefficient of thermal expansion (1/K)	
	Assumed	Extracted	Assumed	Extracted
IMD6	74.8	73.9	2.7×10^{-6}	2.7×10^{-6}
ME6	113.2	117.9	19.5×10^{-6}	18.4×10^{-6}
IMD5	75.1	73.9	2.6×10^{-6}	2.7×10^{-6}
ME5	136.8	139.8	19.1×10^{-6}	15.4×10^{-6}
IMD4	74.9	73.9	2.7×10^{-6}	2.7×10^{-6}
ME4	131.5	107.1	18.1×10^{-6}	17.8×10^{-6}
IMD3	74.8	73.9	2.6×10^{-6}	2.7×10^{-6}
ME3	134.1	132.8	16.5×10^{-6}	19.7×10^{-6}
IMD2	73.4	73.9	2.7×10^{-6}	2.7×10^{-6}
ME2	136.8	136.8	16.9×10^{-6}	22.5×10^{-6}
IMD1	73.8	73.9	2.6×10^{-6}	2.7×10^{-6}
ME1	137.1	141.2	17.7×10^{-6}	25.9×10^{-6}
ILD	76.9	73.9	2.7×10^{-6}	2.7×10^{-6}
Poly	169.1	168.6	2.3×10^{-6}	2.6×10^{-6}
STI	74.9	73.9	2.7×10^{-6}	2.7×10^{-6}

5. THÍ NGHIỆM

Cơ cấu được đóng gói trên một giá đỡ chip cung cấp bởi National Chip Implementation Center (CIC). Để đo độ dịch chuyển ngoài mặt phẳng của các thanh dầm, giá đỡ chip được gắn chặt dưới kính hiển vi với thiết lập thử nghiệm như trong Hình 9. Một đầu dò được gắn vào cảm biến lực, được chế tạo để áp dụng tải điểm tại đầu tự do của các thanh đỡ. Dòng điện DC được cung cấp bởi nguồn cấp điện (SPS-1230, GWInstek) để thiết lập nhiệt độ tại nền của các thanh dầm. Các đầu dò được kết nối với các điện cực V+ và V- được đánh dấu trong Hình 10 với dòng điện đi qua lớp polysilicon có điện trở suất cao của quy trình U18MEMS. Lớp poly có điện trở suất cao (HR Poly) có điện trở tấm lớn hơn đáng kể là 1039 Ohm/sq. Cần lưu ý rằng mật độ dòng điện của nó bị giới hạn ở mức 0,5 mA/um. Hình 11 trình bày các lớp layout của thiết bị để phục vụ cho gia công. Hình 12 (a) cho thấy các lớp của chi tiết và hình 12 (b) thể hiện lớp dummy layers và lớp MEMSOPEN để chuẩn bị cho quá trình gia công. Hình 13 mô tả kết cấu MEMS được đóng trong bản mạch chip với 32 chân điện cực. Trong thiết kế chip hoàn chỉnh này, phương pháp nối dây đã được trình bày chi tiết trong hình 10. Thông số chip như sau:

Kích thước: 1.5 x 1.5 mm

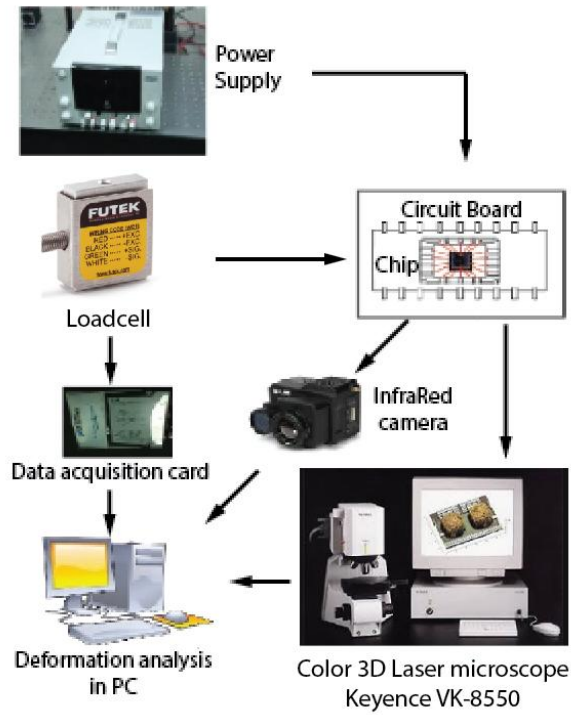
Khối lượng chi tiết: 1.26 μ g

Lực tác dụng: <100 μ N

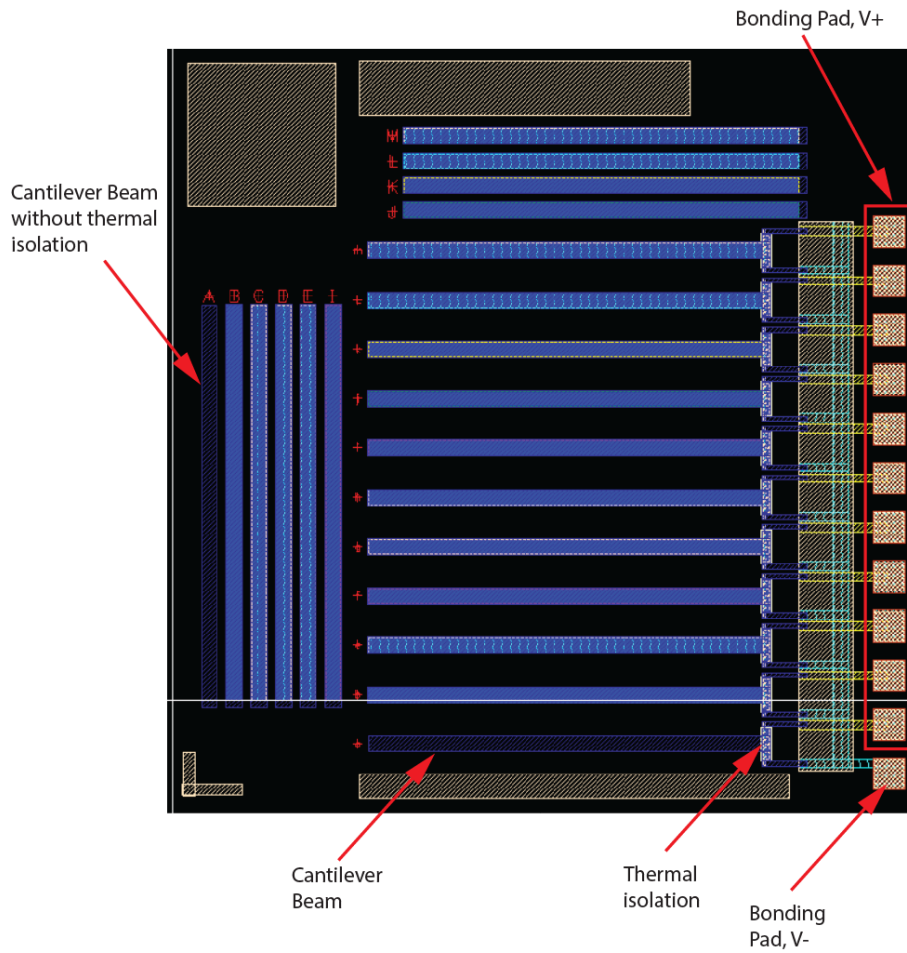
Độ dịch chuyển: <10 μ m

V₊: <1.6 mA.

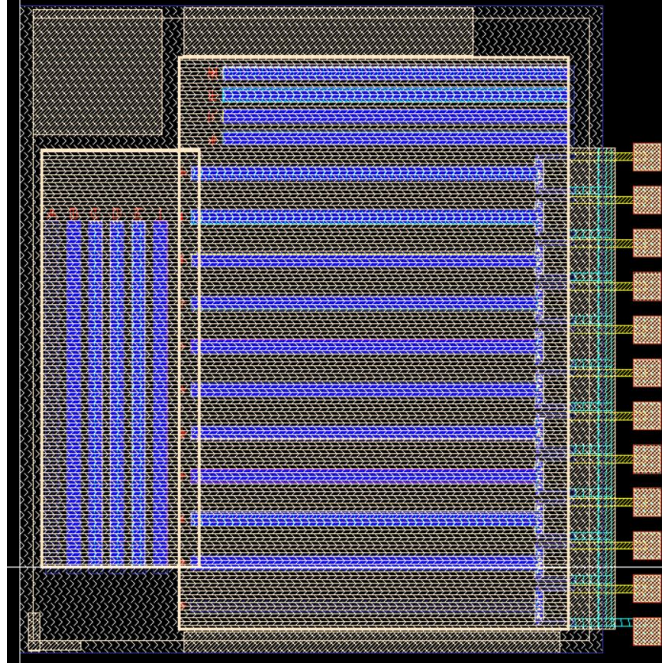
V₋: ground



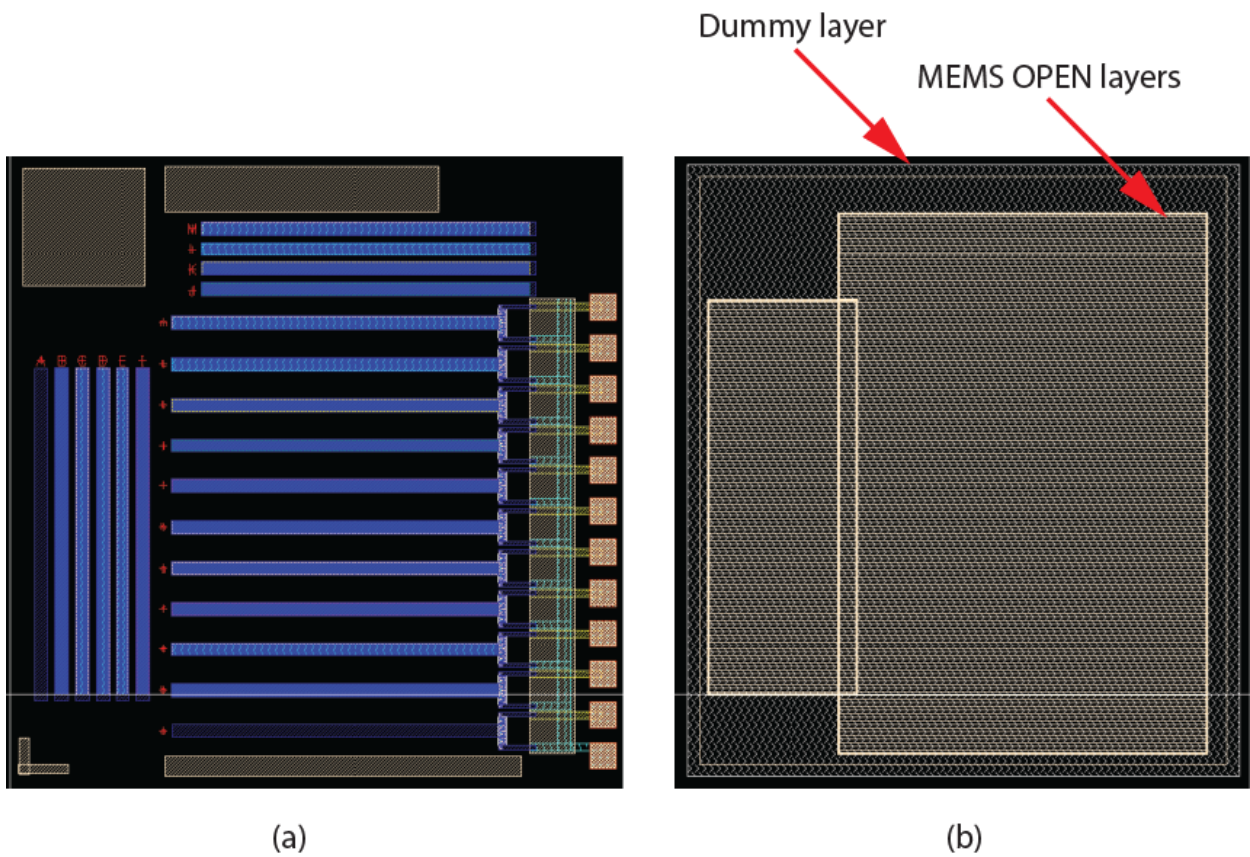
Hình 9. Bố trí thí nghiệm.



Hình 10. Các điện cực để thiết lập nhiệt độ cơ bản cho các thanh dầm.



Hình 11. Layout của thiết bị.



Hình 12. (a) Các lớp cấu tạo của cơ cấu. (b) Lớp Dummy và lớp MEMSOPEN.

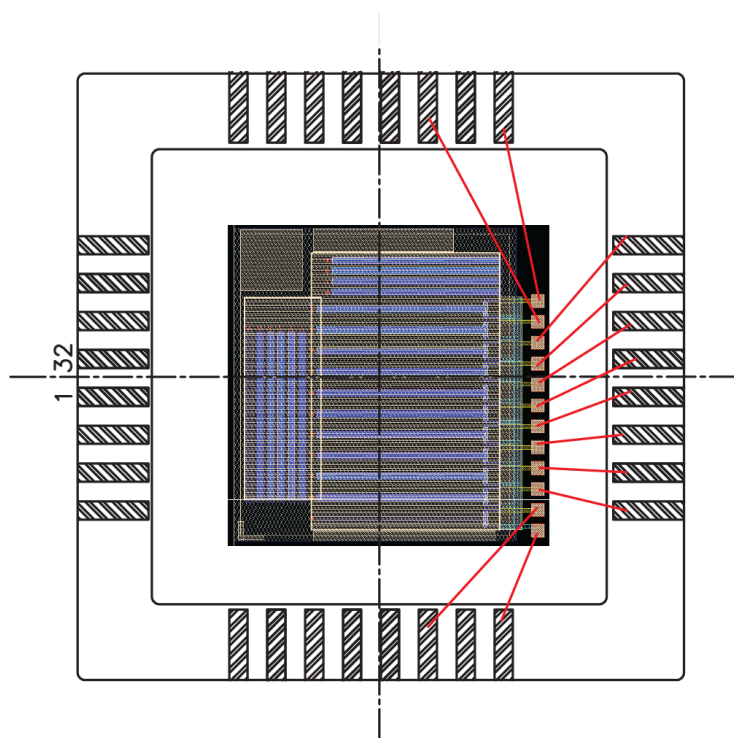


Fig. 13 Hệ thống nối dây của thiết bị.

6. KẾT LUẬN

Các thử nghiệm cho chi tiết đa lớp vật liệu được sử dụng để tính toán CTE của lớp màng điện môi và lớp kim loại cho các quy trình CMOS tiêu chuẩn. Cấu trúc của các thanh dầm này bao gồm các lớp điện môi và kim loại, được thiết kế, thử nghiệm và đo lường. Nghiên cứu này nhằm mục đích chứng minh cách xác định mô đun đàn hồi và thông số CTE bằng cách sử dụng 13 thiết kế thanh có các lớp xếp chồng khác nhau. Do đó, các đặc tính cơ học của các thiết bị CMOS sử dụng quy trình chuẩn 0,18 μm 1P6M CMOS CIC có thể được dự đoán bằng cách xác định CTE và mô đun đàn hồi của thiết bị CMOS. Hơn nữa, phương pháp này có thể được mở rộng và áp dụng cho nhiều quy trình CMOS khác nhau.

7. THẢO LUẬN

Thiết bị đang được chế tạo bởi Trung tâm Thiết kế hệ thống Chip Quốc gia (National Chip Implementation Center -CIC) thuộc Trung tâm Nghiên cứu Bán dẫn Đài Loan (Taiwan Semiconductor Research Institute - TSRI). Việc chế tạo tương đối phức tạp và tốn rất nhiều thời gian. Chính vì vậy, trong phần tiên của nghiên cứu này, tác giả tập trung vào xây dựng cơ sở lý thuyết về thông số cơ học của dầm vật liệu đa lớp thông qua sự biến dạng dưới ảnh hưởng của nhiệt độ. Từ đó, tác giả xây dựng mô hình phân tích (CAE) để kiểm chứng với lý thuyết được xây dựng ở trên.

Các mô hình khác nhau trong hình 4 được hình thành từ việc sắp xếp các lớp kim loại theo quy luật đối xứng và một số quy luật có chủ đích khác. Việc sắp xếp này là không đầy đủ, tuy nhiên, ở giai đoạn đầu tiên này, tác giả tập trung vào việc xây dựng cơ sở lý thuyết. Nếu thành công, nó có thể áp dụng cho mọi biến thể khác nhau.

Thanh nhiệt biên dạng chữ U có tác dụng chính trong việc cấu thành chuyển vị được kiểm soát bởi dòng điện đưa vào từ đó sinh nhiệt. Thêm nữa, việc thiết kế con chip giới hạn trong diện tích 1 mm². Cho nên, thông số thanh nhiệt chữ U được lấy từ các tài liệu đã được công bố và trích dẫn.

8. CÔNG VIỆC TIẾP THEO

Sau khi quy trình gia công hoàn thành, với mô tả trong hình 9, tác giả sẽ tiến hành thực nghiệm để đánh giá kết quả với cơ sở lý thuyết và mô hình phân tích đã trình bày ở các mục trước.

TÀI LIỆU THAM KHẢO

- [1] H. Baltes, O. Paul, and O. Brand, "Micromachined thermally based CMOS microsensors," *Proc. IEEE*, vol. 86, pp. 1660–1678, 1998.
- [2] G. K. Fedder, "CMOS-based sensors," *Proc. IEEE Sensor*, pp. 125–128, 2005.
- [3] Y. J. Huang, T. L. Chang and H. P. Chou, "Study of symmetric microstructures for CMOS multilayer residual stress," *Sensors Actuators A*, vol. 150, pp. 237–242, 2009.
- [4] C. M. Sun, M. H. Tsai, Y. C. Liu and W. Fang, "Implementation of a monolithic sin-gle proof-mass tri-axis accelerometer using CMOS-MEMS technique," *IEEE Trans. Elec-tron Devices*, vol. 57, pp. 1670–1679, 2010.
- [5] H. Lakdawala and G. K. Fedder, "Temperature stabilization of CMOS capacitive ac-celerometers," *J. Micromech Microeng*, vol. 14, pp. 559–566, 2004.
- [6] P. J. Gilgunn, J. Liu, N. Sarkar and G. K. Fedder, "CMOS-MEMS lateral electrother-mal actuators," *J. Microelectromech. Syst.*, vol. 17, pp. 103–114, 2008.
- [7] W. Fang and J. Wickert, "Comments on measuring thin-film stresses using bi-layer micromachined beams," *J. Micromech. Microeng.*, vol. 5, pp. 276–281, 1995.
- [8] W. Fang and C. Y. Lo, "On the thermal expansion coefficients of thin films," *Sensors and Actuators A: Physical*, vol. 84, pp. 310–314, 2000.
- [9] M. Von Arx, O. Paul and H. Baltes, "Process-dependent thinfilm thermal conduc-tivities for thermal CMOS MEMS," *J. Microelectromech. Syst.*, vol. 9, pp. 136–145, 2000.
- [10] K. E. Petersen and C. R. Guarnieri, "Young's modulus measurements of thin films using micromechanics," *J. Appl. Phys.*, vol. 50, pp. 6761–6766, 1979.
- [11] H. C. Tsai and W. Fang, "Determining the Poisson's ratio of thin film materials us-ing resonant method," *Sensors Actuators A: Physical*, vol. 103, pp. 377–383, 2003.
- [12] W. Fang and J. Wickert, "Determining mean and gradient residual stresses in thin films using micromachined cantilevers," *J. Micromech. Microeng.*, vol. 6, pp. 301–309, 1996.
- [13] F. Völklein and H. Baltes, "A microstructure for measurement of thermal conductivity of polysilicon thin films," *J. Microelectromech. Syst.*, vol. 1, pp. 193–196, 1992.
- [14] W. Fang, H. C. Tasi and C. Y. Lo, "Determining thermal expansion coefficients of thin films using micromachined cantilevers," *Sensors Actuators A: Physical*, vol. 77, pp. 21–27, 1999.
- [15] C. H. Pan, "A simple method for determining linear thermal expansion coefficients of thin films," *J. Micromech. Microeng.*, vol. 12, pp. 548–555, 2002.
- [16] J. H. Chae, J. Y. Lee and S. W. Kang, "Measurement of thermal expansion coeffi-cient of poly-Si using microgauge sensors," *Sensors Actuators A: Physical*, vol. 75, pp. 222–229, 1999.
- [17] P. Burkhardt and R. F. Marvel, "Thermal expansion of sputtered silicon nitride films," *J. Electrochem. Soc.*, vol. 116, pp. 864–866, 1969.
- [18] H. Xie and G. K. Fedder, "Vertical comb-finger capacitive actuation and sensing for CMOS–MEMS," *Sens. Actuators A, Phys.*, vol. 95, pp. 212–221, 2002.
- [19] S. Todd, A. Jain, H. Qu, and H. Xie, "A multi-degree-of-freedom micromirror uti-lizing inverted-series-connected bimorph actuators," *J. Opt. A: Pure Appl. Opt.*, vol. 8, pp. 352–359, 2006.
- [20] H. Q. Li, D. C. Roberts, J. L. Steyn, K. T. Turner, O. Yaglioglu, N. W. Harwood, S. M. Spearing, and M. A. Schmidt, "Fabrication of a high frequency piezoelectric mi-crovalve," *Sens. Actuators A, Phys.*, vol. 111, pp. 51–56, 2004.
- [21] J. W. Judy and R. S. Muller, "Magnetically actuated, addressable microstructures," *J. Microelectr mech. Syst.*, vol. 6, pp. 246–256, 1997.
- [22] H. Zeng, A. D. Feinerman, Z. Wan, and P. R. Patel, "Piston-motion micromirror based on electro wetting of liquid metals," *J. Microelectromech. Syst.*, vol. 14, pp. 285–294, 2005.
- [23] N. J. Grabham, N. M. White, and S. P. Beeby, "Thick-film magnetostrictive mate-rial for MEMS," *Electron. Lett.*, vol. 36, pp. 332–334, 2000.
- [24] D. Jenkins, E. Fribourg-Blanc, E. Cattan, and D. Remiens, "The linearization of an electrostrictive device for MEMS applications," In *Proc. 13th IEEE Int. Symp. Appl. Ferroelectr.*, pp. 479–482, IEEE, Japan, 2002.
- [25] A. Oz and G. Fedder, "CMOS/BICMOS self-assembling and electrothermal micro-actuators for tunable capacitors, gap-closing structures and latch mechanisms," In *Proc. Solid-State Sens. Actuators Workshop*, pp. 215–221, Tech. Dig., Hilton Head Island, SC, 2004.
- [26] F. Author, S. Author, "Title of a proceedings paper," In: Editor F, Editor S (eds.) *Proceedings Title*, pp. 1–13, Springer, Heidelberg, 2017.
- [27] G. Fedder, S. Santhanam, M. L. Reed, S. C. Eagle, D. F. Guillou, M. S. Lu, and R. Car-ley, "Lami-nated high-aspect-ratio microstructures in a conventional CMOS process," *Sens. Actuators A, Phys.*, vol. 57, pp. 103–110, 1996.
- [28] N. Sarkar, C. Baur, E. Stach, Z. Jandric, R. Stallcup, M. Ellis, G. Skidmore, J. Liu, and G. K. Fedder, "Modular MEMS experimental platform for transmission electron microscopy," In *Proc. IEEE 19th Int. Conf. MicroElectroMech. Syst.*, pp. 146–149, IEEE, Turkey, 2006.

DETERMINATION OF YOUNG'S MODULUS AND COEFFICIENTS OF THERMAL EXPANSION FOR A CMOS-MEMS PROCESS USING OUT-OF-PLANE ELECTROTHERMAL CANTILEVERS

TIEN HOANG NGO

Faculty of Mechanical Engineering, Industrial University of Ho Chi Minh City

ngotienhoang@iuh.edu.vn

Abstract. Many foundries now have a variety of standard CMOS processes available. In microelectromechanical systems (MEMS) as well as in integrated circuits, metallic layers are arranged alternately with dielectric layers in some processes that represent technological advances. The material properties of the metal and dielectric films need to be considered to calculate the performance and suitability of micro devices. This study applies an existing approach to encompass the coefficients of thermal expansion (CTEs) of metal and dielectric films for standard CMOS processes. The cantilevers have been designed and implemented with different stacking of metal and dielectric layers for standard CMOS processes. The out-of-plane thermal displacement of the test cantilevers can be measured to evaluate the CTEs of standard CMOS films.

Keywords: CMOS processes, MEMS, coefficients of thermal expansion (CTEs), out-of-plane thermal displacement, microelectromechanical (MEMS), material properties

Ngày nhận bài: 02/5/2025

Ngày nhận đăng: 15/01/2026